

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **2004-138830**

(43) Date of publication of application : 13.05.2004

(51)Int.Cl. G09G 3/30
G09G 3/20
H05B 33/14

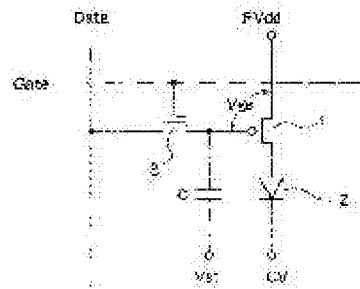
(21)Application number : **2002-303574** (71)Applicant : **KODAK KK**
(22)Date of filing : **17.10.2002** (72)Inventor : **MIZUKOSHI SEIICHI**
MORI NOBUYUKI
ONOMURA KOICHI

(54) ORGANIC ELECTROLUMINESCENCE DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To control an amount of offset voltage in an organic EL element to an appropriate amount.

SOLUTION: The total current I_{cv} of the organic EL panel 10 is detected by an I_{cv} current detecting circuit 14. The voltage meeting the total current and a black level regulation voltage are added by an adder 16 and are supplied to black level shift circuits 12R, 12G and 12B. The circuits 12R, 12G and 12B shift RGB signal levels according to the output of the adder 16 and regulate the offset voltage, thereby regulating the black level voltage in the EL element.



LEGAL STATUS

[Date of request for examination] 01.09.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-138830

(P2004-138830A)

(43) 公開日 平成16年5月13日(2004.5.13)

(51) Int.Cl.⁷

F I

テーマコード(参考)

G09G 3/30

G09G 3/30

K

3K007

G09G 3/20

G09G 3/20

611H

5C080

H05B 33/14

G09G 3/20

612U

G09G 3/20

641D

G09G 3/20

641P

審査請求 未請求 請求項の数 4 O L (全 9 頁) 最終頁に続く

(21) 出願番号 特願2002-303574 (P2002-303574)

(22) 出願日 平成14年10月17日(2002.10.17)

(71) 出願人 592053974

コダック株式会社

東京都中央区日本橋小網町6番1号

(74) 代理人 100075258

弁理士 吉田 研二

(74) 代理人 100096976

弁理士 石田 純

(72) 発明者 水越 誠一

東京都中央区日本橋小網町6番1号 コダック株式会社内

(72) 発明者 森 信幸

東京都中央区日本橋小網町6番1号 コダック株式会社内

最終頁に続く

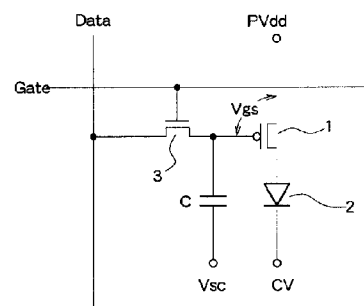
(54) 【発明の名称】 有機EL表示装置

(57) 【要約】

【課題】有機EL素子におけるオフセット電圧量を適切なものに制御する。

【解決手段】有機ELパネル10の全電流 I_{CV} を I_{CV} 電流検出回路14によって検出する。そして、この全電流に応じた電圧と、黒レベル調整電圧を加算器16で加算し、黒レベルシフト回路12R、12G、12Bに供給する。黒レベルシフト回路12R、12G、12Bは、加算器16の出力に応じてRGB信号レベルシフトし、オフセット電圧を調整し、これによってEL素子における黒レベル電圧を調整する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

マトリクス状に配置された有機EL素子の電流量を入力画像信号に応じ個別に制御して、表示を行う有機EL表示装置であって、

前記マトリクス状に配置された有機EL素子全体に流れる全電流を検出する全電流検出手段と、

前記入力画像信号の黒レベルに対応して有機EL素子に電流が流れ始める電圧となるように入力画像信号をオフセットさせるオフセット電圧を設定するオフセット電圧設定手段と、

前記全電流検出手段により検出した全電流に応じて前記オフセット電圧設定手段によるオフセット電圧を制御するオフセット電圧制御手段と、
を有することを特徴とする有機EL表示装置。 10

【請求項 2】

請求項 1 に記載の装置において、

前記オフセット電圧設定手段は、オフセット調整電圧と、入力画像信号の両方が入力され、両者の差に基づく増幅を行い、

前記オフセット電圧制御手段は、前記全電流検出手段で検出した全電流に基づいて前記オフセット調整電圧を変更する、
ことを特徴とする有機EL表示装置。 20

【請求項 3】

請求項 1 または 2 に記載の装置において、

前記全電流検出手段は、検出した全電流が所定値以下の場合には一定値を出力し、所定値を超えた場合に全電流に比例する値を出力し、

前記オフセット電圧制御手段は、全電流検出手段の出力に、予め決定されている黒レベル調整値を加算した値に応じてオフセット電圧を制御することを特徴とする有機EL表示装置。 20

【請求項 4】

マトリクス状に配置された有機EL素子の電流量を入力画像信号に応じ個別に制御して、表示を行う有機EL表示装置であって、

前記マトリクス状に配置された有機EL素子全体に流れる全電流を供給する電源と、 30

この電源とマトリクス状に配置された有機EL素子との間に配置した低抵抗と、

を有し、

前記全電流が大きくなった場合に、前記低抵抗における電圧降下が大きくなることによって、有機EL素子の電流を抑制することを特徴とする有機EL表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、マトリクス状に配置された有機EL素子の電流量を入力画像信号に応じ個別に制御して、表示を行う有機EL表示装置に関する。

【0002】

【従来の技術】

従来より、有機EL表示装置が知られており、自発光のフラットパネル表示装置として注目されている。この有機EL表示装置は、有機EL素子をマトリクス状に配置して画素とし、各画素の有機EL素子の発光を個別に制御して表示を行う。ここで、有機EL表示装置には、アクティブ型とパッシブ型があるが、各画素に有機EL素子の電流を制御するための画素回路を有するアクティブ型の有機EL表示装置の方が高精細の表示が行える。

【0003】

図 1 に、アクティブ型の有機EL表示装置の画素回路の一例を示す。駆動TFT 1 はPチャンネル型であり、ソースが電源PVDに接続され、ドレインが有機EL素子 2 のアノードに接続されている。また、有機EL素子 2 のカソードはカソード電源CVに接続され 50

ている。

【0004】

駆動TFT1のゲートには、nチャンネル型の選択TFT3のソースに接続されている。この選択トランジスタのドレインは垂直方向に延びるデータラインDataに接続され、そのゲートは水平方向に延びるゲートラインGateに接続されている。さらに、駆動TFT1のゲートには、他端が容量電源Vscに接続された保持容量Cの一端が接続されている。なお、このような画素が有機ELパネルの表示エリアにマトリクス状に配置されている。

【0005】

このため、ゲートラインGateをハイレベルにすることで、選択TFT3がオンし、そのときにデータラインDataにその画素の輝度についての画像信号を印加すると、その画像信号の電圧が保持容量Cに保持され、この電圧が駆動TFT1のゲートに印加される。従って、画像信号により駆動TFT1のゲート電圧が制御され、有機EL素子2に流れる電流が制御される。なお、保持容量Cがあるため、選択TFT3がオフした後も駆動TFT1のゲート電圧は保持される。

10

【0006】

そして、有機EL素子2の発光量は、その駆動電流とほぼ比例関係にある。従って、画像信号に応じて有機EL素子2が発光する。

【0007】

なお、有機ELパネルの輝度調整については、特許文献1などに提案がある。この特許文献1では、輝度データが所定以上の場合に有機EL素子への電流量を減少させることが示されている。しかし、この特許文献1では、オフセット電圧を調整しようとする考え方はない。

20

【0008】

【特許文献1】

特開2002-215094公報

【0009】

【発明が解決しようとする課題】

ここで、駆動TFT1は、ゲート電圧が電源Pvddの電圧よりしきい値電圧Vth以上低くなった時($Vgs > Vth$)にオンする。そこで、駆動TFT1のゲートに供給する画像信号には、画像の黒レベル付近でドレイン電流が流れ始めるような電圧Vthに対応したオフセット電圧を与える。また、画像信号の振幅としては、白レベル付近で所定の輝度となるような振幅を与える。これによって、画像信号に応じた輝度で有機EL素子2が発光する。

30

【0010】

ところが、駆動TFT1のVthは個々のパネルでばらつきがあり、また温度によっても変化し、温度上昇とともに低下する。そして、Vthが低下した場合は、表示画像の黒が白味を帯びてコントラストが低下する。また、全体的に輝度が上がり消費電流が増加し、消費電流が増加した結果有機EL素子の劣化が早まるなどの問題が発生する。

【0011】

本発明は、上記課題に鑑みなされたものであり、駆動TFTに供給するオフセット電圧を効果的に制御することが可能な有機EL表示装置を提供することを目的とする。

40

【0012】

【課題を解決するための手段】

本発明は、マトリクス状に配置された有機EL素子の電流量を入力画像信号に応じ個別に制御して、表示を行う有機EL表示装置であって、前記マトリクス状に配置された有機EL素子全体に流れる全電流を検出する全電流検出手段と、前記入力画像信号の黒レベルに対応して有機EL素子に電流が流れ始める電圧となるように入力画像信号をオフセットさせるオフセット電圧を設定するオフセット電圧設定手段と、前記全電流検出手段により検出した全電流に応じて前記オフセット電圧設定手段によるオフセット電圧を制御するオフ

50

セット電圧制御手段と、を有することを特徴とする。

【0013】

このように、本発明によれば、有機ELパネルの全電流に応じてオフセット電圧量を適切なものに制御することができる。そこで、有機ELパネルに過大な電流が流れることによる悪影響を防ぐことができる。また、温度特性その他の原因で有機EL駆動用TFTのV_{th}が減少し、パネルに流れる電流が増加した場合における電流の上昇と黒の浮きを抑えることができる。

【0014】

また、前記オフセット電圧設定手段は、オフセット調整電圧と、入力画像信号の両方が入力され、両者の差に基づく増幅を行い、前記オフセット電圧制御手段は、前記全電流検出手段で検出した全電流に基づいて前記オフセット調整電圧を変更することが好適である。

10

【0015】

また、前記全電流検出手段は、検出した全電流が所定値以下の場合には一定値を出力し、所定値を超えた場合に全電流に比例する値を出力し、前記オフセット電圧制御手段は、全電流検出手段の出力に、予め決定されている黒レベル調整値を加算した値に応じてオフセット電圧を制御することが好適である。

【0016】

また、本発明は、マトリクス状に配置された有機EL素子の電流量を入力画像信号に応じ個別に制御して、表示を行う有機EL表示装置であって、前記マトリクス状に配置された有機EL素子全体に流れる全電流を供給する電源と、この電源とマトリクス状に配置された有機EL素子との間に配置した低抵抗と、を有し、前記全電流が大きくなった場合に、前記低抵抗における電圧降下が大きくなることによって、有機EL素子の電流を抑制することを特徴とする。

20

【0017】

【発明の実施の形態】

以下、本発明の実施形態について、図面に基づいて説明する。

【0018】

図2に、実施形態の概略構成のブロック図を示す。有機EL表示パネル10は、その内部の表示領域に、上述の図1に示した画素回路がマトリクス状に配置されている。そして、表示領域の周辺部に、垂直ドライバ回路および水平ドライバ回路が配置されており、これらドライバ回路によって、データラインD_aとゲートラインG_aの電圧印加が制御される。

30

【0019】

また、有機EL素子は、RGBのそれぞれのものに分かれており、垂直方向に同じ色の画素が配列されている。すなわち、垂直方向にRの列、Gの列、Bの列が順番に繰り返し配列されており、その列に対応するデータラインD_aにRGBの画像信号がそれぞれ印加される。なお、有機EL素子自体が各色に発光してもよいし、有機EL素子自体は白色発光とし、カラーフィルタで白色光を各色に変換してもよい。

【0020】

表示パネル10には、RGB各色についての画像信号がそれぞれ別々に入力される。その入力端子がR_{in}、G_{in}、B_{in}である。入力画像信号のR信号、G信号、B信号は、黒レベルシフト回路12R、12G、12Bを介し、入力端子R_{in}、G_{in}、B_{in}に入力される。また、表示パネル10には、電源P_{VDD}が供給されており、これが各駆動TFT1のソースに接続されている。一方、各画素の有機EL2のカソードは、表示パネルから取り出され、カソード電源C_Vに接続されるが、この間にC_V電流検出回路14が配置されており、ここで表示パネルの全有機EL素子2に流れる全電流(C_V電流I_{CV})が検出される。なお、このC_V電流検出回路14は、全電流が所定値までは0Vを出力し、その後電流量に応じた(比例した)電圧を出力する。

40

【0021】

C_V電流検出回路14の検出値は、加算器16に供給され、他から供給される黒レベル調

50

整電圧と加算される。そこで、加算器 16 の出力は、黒レベル調整電圧に C V 電流検出回路 14 の出力電圧値が加算された信号 (α 点信号) になる。

【0022】

そして、この α 点信号が黒レベルシフト回路 12 R、12 G、12 B に供給される。この黒レベルシフト回路 12 R、12 G、12 B は、供給される α 点信号によって、R 信号、G 信号、B 信号をシフトする。そこで、有機 EL 表示パネル 10 の全電流に応じてオフセット量が制御された R 信号、G 信号、B 信号が有機 EL 表示パネル 10 に供給される。

【0023】

これによって、C V 電流 (I_{CV}) が設定された値を超えると、黒レベルシフト回路が黒レベルの設定値をより黒くなる方向に変化させる。結果的に有機 EL 表示パネル 10 の消費電流 (C V 電流) は設定値を超えることはなくなり、温度変化による黒の浮きも制限される。

10

【0024】

黒レベル調整電圧は、C V 電流検出回路 14 が動作しない低い電流の画像、すなわち平均輝度の低い画像を表示した時の黒が所定の黒として表示されるように設定する。すなわち、所定の検査などによりこの値を調べ、システムに記憶しておき、これを読み出して加算器 16 の入力とする。

【0025】

図 3 は、C V 電流検出回路 14 により検出した C V 電流 I_{CV} と加算器 16 の出力である α 点信号の関係の一例を示す図である。このように、C V 電流が I_{CV1} になるまでは、黒レベル調整電圧のまま一定である。そして、C V 電流が I_{CV1} を超えると、C V 電流に応じて α 点信号が大きくなる。

20

【0026】

図 4 に具体的な構成例を示す。このように、有機 EL 表示パネル 10 とカソード電源 C V の間には、抵抗 R7 が配置されている。そして、この抵抗 R7 の上側の電圧がオペアンプ OP2 の正入力端子に入力されている。また、このオペアンプ OP2 の負入力端子には、基準電圧 V0 が抵抗 R6 を介し入力されている。さらに、オペアンプ OP2 の出力端子と負入力端子の間には、帰還抵抗 R5 が配置されている。

【0027】

オペアンプ OP2 の出力は、抵抗 R8、ダイオード D、抵抗 R4 を介し、オペアンプ OP1 の正入力端子に入力される。このオペアンプ OP1 の正入力端子には、黒レベル調整電圧が抵抗 R3 を介し入力されている。従って、オペアンプ OP2 の出力と黒レベル調整電圧が加算されオペアンプ OP1 の正入力端に入力される。なお、抵抗 R3、R4 は、調整用の抵抗である。また、抵抗 R8 とダイオード D の中間点には、他端がグラウンドに接続されたコンデンサ C1 が接続されている。この抵抗 R8、コンデンサ C1 により積分回路が構成されており、OP2 の出力に多少の時定数を持たせることができる。

30

【0028】

オペアンプ OP1 の負入力端には、画像信号 (この場合は、一例として R 信号) が抵抗 R1 を介し入力されている。また、オペアンプ OP1 の出力端と負入力端の間には帰還抵抗 R2 が配置されている。従って、R 信号は抵抗 R1、R2 の比率に応じた反転増幅がされるとともに、正入力端に入力される電圧に従ってシフトしてオペアンプ OP1 から出力される。そして、この出力が有機 EL 表示パネル 10 の R_{in} に入力される。

40

【0029】

このようにして、オペアンプ OP2 の出力には、信号 α が得られる。なお、抵抗 R7 は、C V 電流 (I_{CV}) 検出用の抵抗であり、抵抗 R5 と R6 の抵抗値が R5 >> R6 の時には、電流検出回路の設定値 (I_{CV1}) は、

$$I_{CV1} = (V0 - CV) / R7$$

となる。

【0030】

この例では、有機 EL パネル 10 の駆動 TFT1 は P チャンネル型であり、上述のように

50

シフトされた画像信号は、反転されている。そこで、OPアンプOP1の前後の信号波形は図5のようになる。c点の黒レベル電圧はIcVが低い時には黒レベル調整電圧により調整された一定値となり、IcVがIcV1を超えると高くなる。これによって、CV電流IcVが低くなるので、 $R5 \gg R6$ の場合にはIcVはIcV1近辺で安定する。

【0081】

なお、図4ではR信号用の回路のみを示しているが、G信号、B信号についても同様の回路を設ける。すなわち、オペアンプOP1、抵抗R1、R2をG信号用、B信号用にも設け、G信号用のオペアンプOP1の正入力端子にはG信号を入力し、B信号用のオペアンプOP1の負入力端子にはB信号を入力し、各正入力端子にはa点信号を入力し、G信号用のオペアンプOP1の出力をGinに輸入し、B信号用のオペアンプOP1の出力をBinに輸入する。

10

【0082】

このように、本実施形態によれば、有機ELパネルの全電流に応じてオフセット電圧量を適切なものに制御することができ、有機ELパネルに過大な電流が流れることによる損傷が防げる。また、温度特性その他の原因で有機EL駆動用TFTのVthが減少し、パネルに流れる電流が所定の値を超えた場合、電流の上昇と黒の浮きを押さえることができる。

【0083】

「他の実施形態」

図6に、他の実施形態を示す。この例では、有機ELパネル10の電源PVddと、システムの電源Vddと間に低抵抗R10を挿入している。これによって、IcVが増加すると、低抵抗R10における電圧降下($R10 \cdot IcV$)が大きくなり、電源PVddが低下する。入力画像信号の電圧は変化しないので駆動TFT1のゲートソース間電圧Vgsが小さくなり、ドレイン電流IcVが低下する。結果としてIcVの上昇に伴い、入力の黒レベル電圧を上昇させたのと同様となる。この実施例の場合は前の実施例のように急峻にIcVの増加が押さえられることはなく、入力信号レベルが全面黒から全面白へ変化した場合、図7のような動作特性となる。すなわち、全面白に至るに従って、電流IcVの増加度合いが小さくなる。

20

【0084】

このように、図6の構成によって、有機ELパネル10における電流量が大きくなったときに、その電流量を抑制することができ、有機ELパネルに過大な電流が流れることによる損傷が防げる。また、温度特性その他の原因で有機EL駆動用TFTのVthが減少し、パネルに流れる電流が所定の値を超えた場合、電流の上昇と黒の浮きを押さえることができる。

30

【0085】

【発明の効果】

以上説明したように、本発明によれば、パネルの全電流に基づいて、オフセット電圧量を制御できるため、有機ELパネルに過大な電流が流れることによる損傷が防げる。また、温度特性その他の原因で有機EL駆動用TFTのVthが減少した場合に、電流の上昇と黒の浮きを押さえることができる。

40

【図面の簡単な説明】

【図1】画素回路の構成を示す図である。

【図2】実施形態の全体構成を示す図である。

【図3】加算器出力の特性を示す図である。

【図4】実施形態の具体的構成を示す図である。

【図5】複数点における画像信号の波形を示す図である。

【図6】他の実施形態の構成を示す図である。

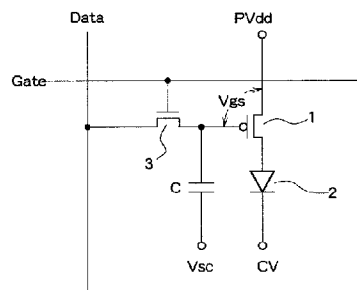
【図7】他の実施形態における画像信号と全電流の関係を示す図である。

【符号の説明】

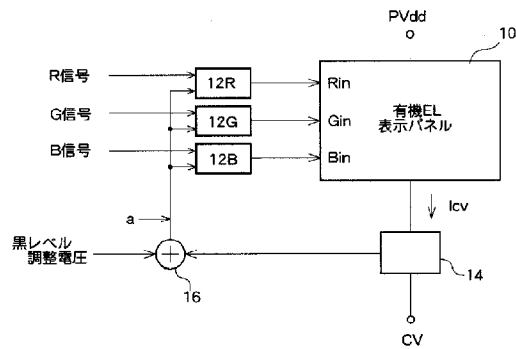
10 有機EL表示パネル、12 黒レベルシフト回路、14 CV電流検出回路、16 50

加算器。

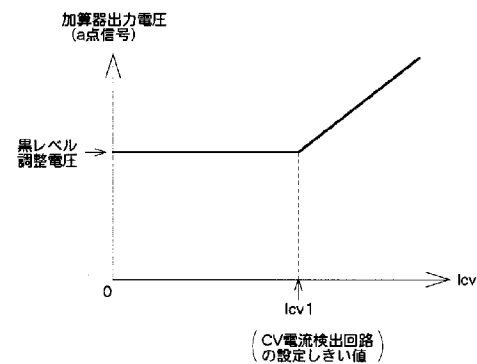
【図 1】



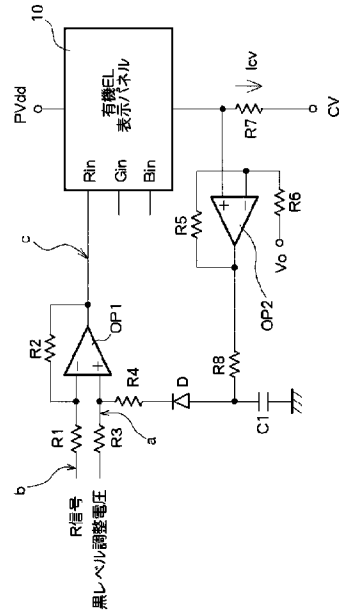
【図 2】



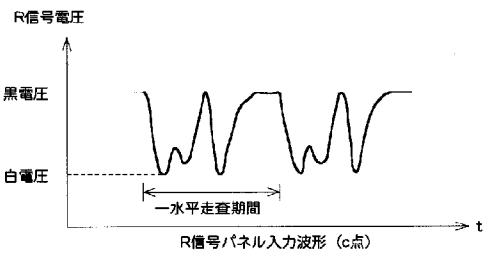
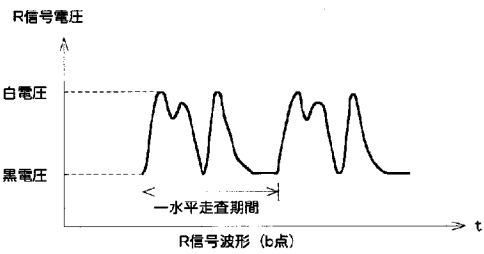
【図 3】



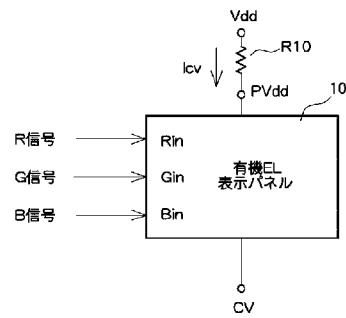
【図 4】



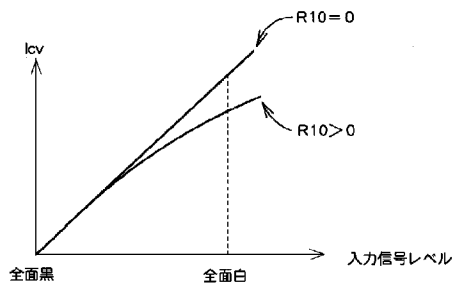
【図 5】



【図 6】



【図 7】



フロントページの続き

(51)Int. Cl.⁷

F I

テーマコード (参考)

G 0 9 G 3/20 6 4 2 E

G 0 9 G 3/20 6 7 0 K

H 0 5 B 33/14 A

(72)発明者 小野村 高一

東京都中央区日本橋小網町 6 番 1 号 コダック株式会社内

Fターム(参考) 3K007 AB17 BA06 DB03 GA04

5C080 AA06 BB05 CC03 DD18 EE28 FF11 JJ02 JJ03 JJ04 JJ05